

a)

COMMUNICATION CONTROLLER, COMMUNICATION CONTROL METHOD AND COMMUNICATION CONTROL SYSTEM

Patent Number: JP8293847
Publication date: 1996-11-05
Inventor(s): KUWABARA MASANORI
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP8293847
Application Number: JP19960038235 19960226
Priority Number(s):
IPC Classification: H04J3/04; H04J3/00
EC Classification:
Equivalents:

Abstract

PURPOSE: To execute initialization by means of a controller itself so as to facilitate transmission/reception by judging the frame type of communication data and judging the container type of communication data based on the detection result of special information.

CONSTITUTION: An A1/A2 byte detection circuit 8 detects a bit string equivalent to A1 byte among reception data of a data bus 1. When an A1 byte string is detected, a judgement circuit 9 increases an A1-counter 10 and counts the number of A1 bytes by receiving the notice. When A2 byte is detected, the circuit 9 increases an A2-counter 11, and counts the number of A2 bytes. When bytes except for A1 byte and A2 byte are detected, the A1-counter and the A2-counter are reset. The notice of a compared result is received from a comparison circuit 12 comparing the values of the counters 10 and 11. When they are matched, it is judged that a frame synchronizing pattern is detected.

Data supplied from the esp@cenet database - I2

[WHAT IS CLAIMED IS:]

[Claim 1] A communication controller comprising:

first detection means for detecting first specific
information about communication data transmitted in the
5 form of a frame;

first determination means for determining the frame
type of the communication data on the basis of a result
of detection performed by the first detection means;

second detection means for detecting second
10 specific information about the communication data
transmitted in the form of a frame; and

second determination means for determining the
container type of the communication data on the basis
of a result of detection performed by the second detection
15 means.

[Claim 2] A communication control system comprising:

frame-type determination means for determining the
frame type of the communication data;

container-type determination means for determining
20 the container type of the communication data;

storage means for storing processing program
corresponding to the frame and container types of the
communication data;

control means for selecting a processing program
25 stored in the storage means in accordance with the frame
and container types determined by the respective
determination means; and

processing means for controlling communication data in accordance with the processing program.

[Claim 3] The communication control system according to claim 2, wherein the frame-type determination means
5 comprises:

first detection means for detecting first specific information about communication data transmitted in the form of a frame;

first determination means for determining the frame
10 type of the communication data on the basis of a result of detection performed by the first detection means;

second detection means for detecting second specific information about the communication data transmitted in the form of a frame; and

15 second determination means for determining the container type of the communication data on the basis of a result of detection performed by the second detection means.

[Claim 4] The communication controller according to
20 claim 1 or the communication control system according to claim 3, wherein the first detection means detects two types of frame synchronization information from control information about the communication data; and the first determination means determines a frame type
25 from the two types of frame synchronization information detected by the first detection means, thereby outputting a frame type signal.

[Claim 5] The communication controller or the communication control system according to claim 5, wherein the frame format has a frame structure of a synchronous digital hierarchy (SDH); the first detection means has a detection section for detecting first and second frame synchronous information from section overhead (SOH) of each frame; and the first determination means has a counter for counting the number of times first and second frame synchronization information items detected by the first detection means and a first determination section which determines a frame synchronization pattern as having been detected when a count value of the first frame synchronization information and a count value of the second frame synchronization information are equal to each other, thereby outputting a frame-type signal of a synchronous transmission module (STM) corresponding to the count value.

[Claim 6] The communication controller or system according to claim 5, wherein the first determination means further comprises

a second determination section which counts the number of times the frame synchronization is detected when the frame synchronization pattern has been detected and determines frame synchronization as having been determined when the count value of the frame synchronization pattern has reached a predetermined

number of times, thereby outputting a frame
synchronization signal.

[Claim 7] The communication controller according to claim
1 or the communication control system according to claim

5 3, wherein the second detection means detects, from
control information of the communication data,
information representing the position of a data head;
and the second determination means determines the layout
configuration of information which is detected by the
10 second detection means and represents the position of
the data head and outputs a container type corresponding
to the determined layout configuration.

[Claim 8] The communication controller according to
claim 1 or the communication control system according

15 to claim 3, wherein the second detection means detects,
from the control information of the communication data,
instruction information representing the position of a
data head; and the second determination means determines
the layout configuration of information representing the
20 position of a data head, on the basis of the frame-type
signal output from the first determination means and the
information detected by the second detection means and
outputs a container type corresponding to the layout
configuration determined.

25 [Claim 9] The communication controller according to
claim 1 or the communication control system according
to claim 3, wherein the frame format has a frame structure

of an SDH; the second detection means has a detection section for detecting a pointer representing the position of a data head from an SOH of each frame; and the second determination means has a third determination section which determines a layout configuration of the pointer detected by the second detection means and determines a container type of a virtual container corresponding to a combination of the layout information.

[Claim 10] The communication controller system

according to claim 9, wherein the second determination means further comprises

a first storage section for storing container type information about a certain frame determined by the third determination section;

a second storage section for storing container type information about the next frame determined by the third determination section;

a comparison section for comparing container-type information items stored in the first and second storage sections; and

an output section which accurately determines a container type of a frame of received data when a match exists between comparison results and outputs the container type.

[Claim 11] The communication controller according to claim 1 or the communication control system according to claim 3, wherein the frame format has a frame structure

of an SDH;

the first detection means has a detection section for detecting frame type information from an undefined area of an SOH of each frame; and the first determination means
5 has a determination section for outputting a frame-type signal of an STM corresponding to the frame-type information detected by the first detection means.

[Claim 12] The communication controller according to claim 1 or the communication control system according
10 to claim 3, wherein the frame type has a frame structure of an SDH;

the second detection means has a detection section for detecting frame type information from an undefined area of an SOH of each frame; and the second determination
15 means has a determination section for outputting a container-type of a virtual container corresponding to the container-type information detected by the second detection means.

[Claim 13] The communication controller according to
20 claim 1 or the communication control system according to claim 3, further comprising reporting means for reporting a frame type and/or a container type to the outside.

[Claim 14] A communication control method comprising:
25 a first detection step of detecting first specific information of communication data transmitted in the form of a frame;

a first determination step for determining a frame type of the communication data on the basis of a result of detection performed in the first detection step;

a second detection step of detecting specific
5 information of communication data transmitted in the form of a frame; and

a second determination step of determining a container type of the communication data on the basis of a result of detection performed in the second detection
10 step.

[Claim 15] The communication control method according to claim 14, wherein, in the first detection step, two types of frame synchronization information are detected from control information of the communication data; and,
15 in the first determination step, a frame type is determined by the two types of frame synchronization information detected in the first detection step, thereby outputting a frame-type signal.

[Claim 16] The communication control method according
20 to claim 14, wherein, in the second detection step, information representing the position of a data head from control information of the communication data; and, in the second determination step, a layout configuration of information representing the position of a data head
25 detected in the second detection step is determined, and a container type corresponding to the determined layout configuration.

[Claim 17] The communication control method according to claim 14, further comprising a report step of reporting a frame type and/or a container type to the outside.

[DETAILED DESCRIPTION OF THE INVENTION]

5 [0001]

[Technical Field to which the Invention Pertains] The invention relates to a communications controller which automatically determines the frame and container type of data which have been received by a communications
10 terminal in the form of a frame such as a synchronous digital hierarchy (SDH). Further, the invention relates to a communications control system which automatically performs initialization according to a line by merely connecting a device to the line when the type of the line,
15 such as a frame type and a container type, is undetermined, thereby rendering the device communicable.

[0002] A communications system, such as broadband aspects of Integrated Services Digital Network (B-ISDN), adopts an SDH interface as an interface for specifying
20 a bit rate of data which travel over a transmission line. The SDH is an international standard interface standardized by the International Telecommunication Union-Telecommunication Standardization Sector (ITU-T) (the former CCITT) with a view toward multiplexing
25 communication services of various bit rates ranging from communication services of existing low-speed bit rates to communication services of future high-speed bit rates.

In Japan, the Telecommunication Technology Committee (TTC) has added, to the SDH, a unique stage of bit rate which is not included in the ITU-T standard, thus defining the SDH as a domestic standard interface.

5 [0003] In connection with the SDH interface, a bit rate of data to be transferred is defined in accordance with a frame type. Fig. 8 shows the frame configuration of an STM-1, which is an SDH complying with the ITU-T standard and has a bit rate of 155.52 Mbps as a basic speed, as
10 well as showing a method of multiplexing data of a known low-speed bit rate.

[0004] As shown in Fig. 8, one frame is formed from a unit of one byte and has nine vertical rows and 270 horizontal columns. Data are sent from left to right
15 within a row. Information required for maintenance and management of communication is included in Section Overhead (SOH). Actual data, such as Asynchronous Transfer Mode (ATM) cell, are stored on the right side of the SOH. The actual data are housed in a virtual
20 container (VC). Here, the VC is like a box for storing known low-speed data and has a standardized bit rate (VC-3:48.960 Mbps, VC-4:150.336 Mbps). Information for managing a container, which is called Path Overhead (POH), is added to the first column of the VC.

25 [0005] In the case of a Synchronous Transport Module-1 (STM-1) frame, a frame is formed by multiplexing one VC-4 container or three VC-3 containers by means of a

byte-interleave method. At this time, a payload of the STM-1 is larger than the three VC-3 containers in terms of the number of bytes. Hence, when three VC-3 containers are multiplexed, a clearance between payloads of the STM-1 is filled with a so-called stuff byte.

[0006] Fig. 9 shows the flow of multiplexing of an SDH which is the standard of the TTC.

[0007] As shown in Fig. 9, even in the case of the TTC standard SDH, an STM-1 is a frame which has the basic unit of a bit rate. A frame which is higher in order than STM-1 is formed by multiplexing N STM-1 modules and is called an STM-N. The bit rate of the STM-N is $155.52 \times N$ Mbps (N is an integer).

[0008] As mentioned above, according to the Japanese TTC standards, a low-speed frame is additionally defined in addition to a system of bit rate produced by multiplexing the STM-1. As shown in Fig. 9, the low-speed frame is formed by multiplexing only one VC-3 container and is called STM-0, which is a frame having a bit rate of 51.84 Mbps. As shown in Fig. 10, the frame assumes a size of 1/3 the STM-1.

[0009] Communication data of such configuration are transmitted over a transmission line in the form of a frame and received by a communication terminal. A portion of the communication terminal adjoining to a line corresponds to the lowest-level layer, called a physical layer, in terms of the hierarchical structure of a protocol.

In the physical layer, SOH, POH, and a stuff byte are removed from a received frame, and only a pure data portion (e.g., an ATM cell in ATM communication) is extracted. The thus-extracted data portion is delivered to a
5 higher-level layer. These processing operations (i.e., frame disassembly processing) vary according to the type of a received frame (STM-0, STM-1, ...) and a container type (VC-3, VC-4). For instance, as shown in Fig. 10, in the case of STM-0, 87 payload bytes including stuff
10 bytes are sent so as to follow three SOH bytes. As shown in Fig. 8, in the case of STM-1, 261 payload bytes are sent so as to follow nine SOH bytes.

[0010] Because of such a difference, the manner of performing frame disassembly processing must be changed
15 in accordance with the type of a received frame and a container type. To this end, an instruction program to be imparted to a processor provided in a physical layer which controls hardware for frame disassembly processing must be changed in accordance with the type of a received
20 frame and a container type. For this reason, when an attempt is made to start communication by connecting a communication terminal to a line, the user must download a program for frame disassembly processing or frame
25 assembly processing to be performed in a transmission system from external memory into program memory in the physical layer by means of a host CPU outside the physical layer LSI. However, for the foregoing reasons, the user

must have ascertained the frame type and container type of data on a communication line.

[0011] Conventionally, Japanese Patent Publication No. HEI 7-14156 describes a synchronous multiplexing

5 transmission method which enables a single multiplex transmission system to handle a plurality of types of signals (virtual containers) while ensuring compatibility. More specifically, a virtual container in a transmission frame is determined by identifying a
10 pattern of a pointer, thereby determining a service offered a received signal. As a result, disassembly corresponding to the service is enabled. Further, there is added pointer processing, wherein information about an AU pointer of a preceding frame is stored and the
15 information is compared with a currently-received administrative unit pointer (AU pointer). Concurrently, a pointer translation function is also added. As a result, services of two or more types are realized with use of a single method while compatibility between the services
20 is maintained.

[0012]

[Problem that the Invention is to Solve] As mentioned above, the communications controller which handles communication data of foregoing format is based on the
25 precondition that a user of a communication terminal has ascertained the frame type of data transferred over a line beforehand. However, in a case where data are

transmitted while the frame type and container type of data are changeable or where the types are not ascertained beforehand, the user of the communication terminal cannot perform initialization (e.g., downloading of a program) required for decomposing and assembling a frame of a physical layer LSI if the user has failed to ascertain beforehand the frame type and container type of data on the line.

[0013] Initialization must be performed by the user, and this in turn entails consumption of efforts. This problem has presented obstacles to development of a communication device which can be easily handled by an ordinary user who has little knowledge about a computer or the like.

[0014] The invention has been conceived in light of the foregoing descriptions and aims at providing a communication controller which facilitates transmission and receiving operations by means of determining by itself the frame and container type of communication data.

Further, the invention aims at providing a communications control system which determines by itself the frame and container type of communication data, performs initialization required for disassembly and assembly of a frame, and facilitates transmission and receiving operations.

[0015]

[Means for Solving the Problem] To achieve the objects,

according to a communication controller and a
communication control method of the invention,
determination information for determining a frame type
according to contents of information constituting
5 communication data is detected from among communication
data to be communicated in the form of a frame; a frame
type of communication data is determined on the basis
of detected determination information; and a container
type of communication data is determined on the basis
10 of detected determination information by detecting
detection information to be used for determining a
container type according to contents of information
constituting the communication data from among the
communication data to be communicated in the form of a
15 frame.

[0016] According to a communication control system of
the invention, determination information for determining
a frame type according to contents of information
constituting communication data is detected from among
20 communication data to be communicated in the form of a
frame; a frame type of communication data is determined
on the basis of detected determination information; a
determination information to be used for determining a
container type according to contents of information
25 constituting communication data is detected from the
communication data communicated in the form of a frame;
a container type of communication data is determined on

the basis of the detected detection information; a program for subjecting communication data corresponding to the determined frame type and the container type to frame processing is selected; and frame processing of communication data is executed according to the selected program.

[0017]

[Embodiment of the Invention] An embodiment of the invention will be described hereinbelow by reference to drawings.

[0018] Fig. 1 is a view showing the configuration of a communications controller according to an embodiment of the invention.

[0019] Before the configuration of the communications controller of the embodiment is explained, the principle of determining the frame type and container type of communications data is described.

[0020] Fig. 2(A) shows contents of an SOH of an STM-0 frame, and Fig. 2(B) shows contents of an SOH of an STM-1 frame.

[0021] In Fig. 2(B), bytes assigned asterisks are bytes which are not scrambled. Bytes assigned are bytes which are reserved for domestic use and are undefined. Blank bytes are undefined bytes reserved for future international standardization.

[0022] In Figs. 2(A) and 2(B), the frame type and container type of data are determined by utilization of

a specific byte in the SOH. A1 and A2 bytes are fixed bytes to be used for synchronizing a frame, wherein the A1 byte has a value of F6H, and the A2 byte has a value of F28H. The STM-0 has one A1 byte and one A2 byte. The STM-1 has three A1 bytes and three A2 bytes. Accordingly, a frame type can be determined by examining the number of A1 and A2 bytes. If a frame type has been determined, back protection synchronization corresponding to the length of that frame is effected, whereby a frame type can be determined more accurately.

[0023] A method of determining a container type will now be described.

[0024] First, in the case of an STM-0, a container is limited to a VC-3. If the type of data is determined to be an STM-0, a container type is determined uniquely. Next, in the case of an STM-1, attention is paid to a byte having an AU pointer labeled thereon. An AU pointer indicates the position of a head of a multiplexed container in the frame. In the case of the STM-1, in order to determine a container type, first 6 bytes in the AU pointer are required. Here, the AU pointer will now be described by taking the STM-1 as an example. The description is readily extended to the case of an STM-N.

[0025] Figs. 3A to 3E show the configuration of first six bytes of an AU pointer of the STM-1. The drawings show $H1=(1001SSXX)$ or $(0110SSXX)$, $Y=(1001SS11)$, $H2=(XXXXXXXX)$, $1^*=(11111111)$. Here, $SS=10$, X

designates a non-fixed bit to be used for indicating the position of a container head. "I" designates a byte defined by the invention; for example, (10000000).

[0026] The configuration shown in Fig. 3(A) relates to an AU pointer used when one VC-4 is multiplexed. In this case, only a pair of bytes consisting of an H1 byte and an H2 byte is required. Hence, a Y byte and a 1* byte are inserted at the remaining positions.

[0027] Fig. 3(B) shows the configuration of an AU pointer when three VC-3 containers are multiplexed. By means of the configuration, the first (second, third) H1 byte from the left and the fourth (fifth, sixth) H2 byte from the left constitute a pair. The pair indicates the head position of the first (second, third) container. For instance, two bits at the end of the first H1 byte from the left and eight bits of the fourth H2 byte from the left are combined together, to thereby produce 10 bits (bits assigned X). Numerals from 0 to 782 (decimal) are represented by 10 bits ($87 \times 9 = 783$). By means of the values, the head position of the first container is indicated. The head position of the second container and that of the third container are displayed in the same manner.

[0028] The configurations shown in Figs. 3(C) to 3(E) are not stated in any of standard specifications of the ITU-T or those of the TTC. Those configurations are possibly AU pointers corresponding to conceivable multiplexing formats of a container. Figs. 3C and 3D

show a case where only one VC-3 container is loaded into the STM-1 frame. Fig. 3E shows a case where two VC-3 containers are loaded into the STM-1 frame.

[0029] A container type can be determined by combination

5 of H1, H2, Y, 1*, and I bytes appearing in the AU pointer. The following three combinations; namely, (H1, H2), (Y, 1*), and (Y, I), are defined as combinations of bytes constituting a pair (e.g., the first and fourth bytes from the left). There is no chance of these combinations
10 being confused. Properly speaking, one byte is defined so as not to be confused, in accordance with requirements to be described later. Accordingly, the number of containers included in a frame can be determined by ascertaining the location of a pair in an AU pointer and
15 the nature of combination of the pair.

[0030] As can be seen from the previously-described configuration of bits of the H1, H2, Y, and 1* bytes, the H1 byte and the Y byte assume a single value, and the H2 byte and the 1* byte assume another single value.

20 Hence, a combination (H1, H2) and a combination (Y, 1*) cannot be distinguished from each other. Hence, distinction between the AU pointer shown in Fig. 3(A) and that shown in Fig. 3(B) seem to be difficult at a glance. However, in reality, such difficulty is not
25 encountered. The reason for this is that a value (1111111111) formed by combination of last two bits of the Y byte and the 1* byte is greater than 782 (decimal)

and cannot be a value of combination (H1, H2). Therefore, the definition of "I" byte must satisfy the following requirements for distinguishing combination (H1, H2) from combination (Y, I). Specifically, 10 bits formed
5 by combination of last two bits (11) of the Y byte and the I byte must be a value exceeding 782 (in decimal). So long as the requirement is satisfied, the definition of the byte "I" may be arbitrary.

[0031] The nature of the method of determining a
10 container type has been described above. An exceptional operation of the AU pointer will now be described.

[0032] Here, exceptional operations are increment of an AU pointer and decrement of the same. When a minute phase difference existing between the clock of the

15 physical layer and the clock of a higher layer which exchange data with the physical layer has been accumulated to such an extent that the difference cannot be negligible,

a physical layer at a transmission end acquires the byte of a payload to a predetermined location on one SOH. All

20 data subsequent to the byte are shifted forward by one byte, or one vacant byte is inserted into the payload,

thereby shifting all subsequent data sets backward by one byte. Thus, the phase difference of the clock is

adjusted. More specifically, in the former case, the
25 value of the AU pointer is decremented by one (DECREMENT).

In the latter case, the value of the AU pointer is incremented by one (INCREMENT). In order to report a

physical layer at a receiving end of the processing having been performed, an AU pointer is transmitted while the eighth bit from the H1 byte of the AU pointer and the second, fourth, sixth, and eighth bits of the H2 byte are inverted in the case of a decrement. In the case of an increment, an AU pointer is transmitted while the seventh bit from the head of the H1 byte and the first, third, fifth, and seventh bits of the H2 byte are inverted.

[0033] When the AU pointer having the bits inverted for exceptional processing has been received, bytes included in the pointer may fail to be identified or may be determined to be other bytes. In order to avoid such a problem, two frames of AU pointers are examined. If they are identical with each other, a container type is determined from details of the AU pointers. If the AU pointers differ from each other in terms of details, increment or decrement processing is considered to have been performed. After details of the AU pointers of two successive frames have become identical with each other, a container type is determined.

[0034] The main point of determination of a container type resides in extraction of data having information about a container type from the received data and determination of a container type by means of decrypting the extracted data. Accordingly, so long as data have information about a container type, any data may be employed other than the byte of the AU pointer. For

instance, if data are transmitted while a container type is written, at a transmission end, in an undefined byte in the SOH, a container type can be read and determined at a receiving end. This completely applies to

5 determination of type of a frame.

[0035] Turning back to Fig. 1, and the configuration of the communication controller of the embodiment will now be described.

[0036] As shown in Fig. 1, reference numerals 1, 2
10 designate data buses for transmitting received data. Reference numeral 3 designates a frame-type determination circuit; and 4 designates a container-type determination circuit. Received data flow from the data bus 1 to the data bus 2. Reference numeral 5 designates
15 a signal line for reporting the type of the frame determined by the frame-type determination circuit 3 to the outside. Reference numeral 6 designates a signal line for reporting establishment of a frame in the frame-type determination circuit 3 to the container-type
20 determination circuit 4. Reference numeral 7 designates a signal line for reporting a container type determined by the container-type determination circuit 4 to the outside.

[0037] Fig. 4 is a view showing a specific example of
25 configuration of the frame-type determination circuit 3 shown in Fig. 1. As shown in Fig. 4, reference numeral 8 designates a detection circuit having a signal line

which detects an A1 byte or A2 byte from the received data flowing through the data bus 1 and which reports the detected byte. Reference numeral 9 designates a determination circuit which determines a frame type and controls a determination operation. Reference numeral 10 designates an A1 byte counter for counting the number of times an A1 byte is detected; and 11 designates an A2 byte counter for counting the number of times an A2 byte is detected. Reference numeral 12 designates a comparison circuit which compares the value of the A1 byte counter with the value of the A2 byte counter and which has a signal line for reporting occurrence of a coincidence between the values. Reference numeral 13 designates a signal line for reporting that a frame synchronization pattern has been detected at a correct timing. Reference numeral 14 designates a frame-type determination signal line for reporting a frame type determined by the determination circuit 9. Reference numeral 15 designates a back protection counter which counts the number of times frame synchronization patterns having consecutively arisen are counted upon receipt of a report from the signal line 13. Reference numeral 16 designates a frame synchronization signal line for reporting that the value of the back protection counter 15 has reached a specified number of back protection stages.

[0038] Next, the operation of the frame-type

determination circuit 3 will now be described by reference to a flowchart (algorithm) shown in Fig. 5.

[0039] First, from the received data flowing through the data bus 1, the A1-A2 byte detection circuit 8 detects
5 a bit string (F6H) corresponding to an A1 byte (step S1). If an A1 byte is detected, the determination circuit 9 increments the A1 counter 10 for counting the number of A1 bytes, upon receipt of a report (step S2). If the next byte is an A1 byte again, the A1 counter 10 continues
10 incrementing operation. However, if another byte other than A1 and A2 bytes has been detected, the determination circuit 9 deems the bytes detected thus far not to be part of a synchronization pattern. The A1 counter is reset, and processing returns to the top of the algorithm.

15 [0040] If the A2 byte is detected in succession to the A1 byte (step S3), the determination circuit 9 increments the A2 counter 11 (step S4). A result of comparison is reported by the comparison circuit 12, which compares a value of the A1 counter 10 and that of the A2 counter
20 11. If the comparison result shows that no coincidence exists between the values (i.e., the value of the A1 counter is not equal to that of the A2 counter) (step S5), a check is made as to whether or not the next byte is the A2 byte (step S6). If the next byte is A2 byte,
25 the A2 counter 11 is incremented (step S4), thereby again checking the comparison result (step S5).

[0041] Such operations are repeated. If a coincidence

has arisen between the values of the two counters (i.e., the value of the A1 counter = the value of the A2 counter), the frame synchronization pattern is determined to have been detected. In contrast, if a byte other than the A2 byte is detected before the number of A1 bytes becomes equal to that of the A2 bytes, the A1 and A2 bytes that have been detected thus far are deemed not to constitute part of the synchronization pattern, and processing returns to the top of the algorithm.

10 [0042] When the frame synchronization pattern is detected, the determination circuit 9 counts the value of the A1 counter (step S7). If the value of the A1 counter is one, a frame type is determined to be an STM-0 frame. If the value of the A1 counter is 0, a frame type is

15 determined to be an STM-1 frame. A frame-type signal corresponding to the number of values of the A1 counter is output from the signal line 14 (step S8). Concurrently, the synchronization pattern detection signal is sent to the rear protection counter 15 by way of the signal line

20 13 (step S9). If a synchronization pattern detection signal is transmitted continuously in only a specified number (the number of back protection stages), the back protection counter 15 deems frame synchronization to have been determined. Hence, a high-level frame

25 synchronization signal is output to the frame synchronization signal line 16.

[0043] Fig. 6 is a view showing an example configuration

of the container-type determination circuit 4 shown in Fig. 1.

[0044] As shown in Fig. 6, reference numeral 17 designates a shift register which acquires necessary bits from the AU pointer and stores the thus-acquired bits. Reference numeral 18 designates a decoder. The decoder decodes a bit stored in the shift register 17, thereby determining the type of a byte constituting the AU pointer. Reference numeral 19 designates a selection circuit. The selection circuit delivers an output from the decoder 18 to either a shift register 20a or a shift register 20b. Reference numeral 21 designates a comparison circuit for comparing an output from the shift register 20a with an output from the shift register 20b. If a coincidence exists between the outputs, a high-level coincidence signal is output to the signal line 22. Reference numeral 23 designates a gate circuit. When the signal line 22 is high level, an output from the shift register 20b is output to a signal line 24 reporting a container type. Reference numeral 25 designates a control circuit. The control circuit 25 receives a frame-type signal and a frame synchronization signal from the frame-type determination circuit 3, a decoding result from the decoder 18, and a comparison result from the comparison circuit 21, and controls operation of the shift register 17, that of the selection circuit 19, that of the shift register 20a, that of the shift register 20b,

and that of the comparison circuit 21.

[0045] By means of such a configuration, when a frame synchronization signal indicating establishment of frame synchronization is reported by the frame-type

5 determination circuit 3 by way of a signal line 27, the control circuit 25 starts operating and performs control operation in accordance with the type of a fame reported by way of the signal line 26.

[0046] First, the shift register 17 acquires necessary
10 bits from the AU pointer from the data bus 2 and stores the thus-acquired bits. As described in connection with the principle of determination of container type, bits to be stored are last two bits of each of first three bytes of the AU pointer. In relation to subsequent three
15 bytes, all bits of each of the bytes are to be stored. Accordingly, a total of 30 bits (10 bits x 3 sets) are stored in the shift register 17.

[0047] In accordance with the foregoing method, the decoder 18 determines how the AU pointer is configured
20 through use of the H1 byte, the H2 byte, the Y byte, the 1* byte, and the I byte, from contents of the shift register 17. The decoder 18 outputs a tentative type of a container. Here, if the AU pointer performs increment and decrement processing operations, there may be a chance of none of
25 the H1, H2, Y, 1*, and I bytes in the configuration of the AU pointer having been determined through bit determination operation. In such a case, the decoder

18 reports a determination failure to the control circuit 25, and the control circuit 25 again performs determination operation from the next frame.

[0048] Even when the bytes have been determined, there
5 still remains a chance of occurrence of determination failures due to inversion of bits, it is ascertained that the tentative type of a container output from the decoder 18 is properly determined. To this end, the selection circuit 19 delivers the output from the decoder 18 in
10 the frame to the shift register 20a and delivers the output from the decoder in the next frame to the other shift register 20b.

[0049] The comparison circuit 21 compares contents of the shift register 20a with contents of the shift register
15 20b. If a coincidence exists between the contents, increment or decrement processing is determined not to have been performed. Hence, a container type is deemed to have been determined properly. A high-level coincidence signal is output to the signal line 22. As
20 a result, the gate circuit 23 is opened, and a container type stored in the shift register 20b is output by way of the signal line 24.

[0050] Next, Fig. 11 shows a communication controller having report means. Reference numeral 111 designates
25 a frame-and-container type determination circuit, which corresponds to the circuit shown in Fig. 1. Reference numeral 112 designates report means. The report means

also serves as an interface for receiving a frame type and a container type, which are output from the frame-and-container type determination circuit 111, and transmitting the thus-input type of a frame and that of container to the outside. The report means 112 may be provided with a conversion circuit, such as a signal formation conversion and parallel-to-serial conversion. Alternatively, the report means 112 may be equipped with a plug or a connector. Reference numeral 113 designates an external device comprising a computer including a CPU or the like. The external device enables effective utilization of an output frame type and/or container type. A visible device or an audible display device, such as an LED, a liquid crystal panel, and a CRT may be provided as the external device 113. In addition, an output device such as a printer or a storage device such as a floppy disk drive and a hard disk drive may be provided as the external device 113. In this way, a desired device can be connected to the communication controller.

[0051] Fig. 7 is a view showing the configuration of a communication control system according to another embodiment of the invention.

[0052] The embodiment shown in Fig. 7 is an embodiment of a communications control system which enables automation of initial setting of a physical layer required for activating a communications terminal device through use of a communication controller having the foregoing

frame-and-container type determination circuit.

[0053] Reference numeral 28 designates a communication device which can be integrally assembled in the form of an LSI. A desired constituent portion other than those
5 shown in Fig. 7 can be integrated as a constituent portion to be formed into an LSI.

[0054] In relation to the communication controller 28, reference numerals 29, 30, 31 designates receiving data buses. Reference numeral 32 designates a
10 frame-and-container type determination circuit which corresponds to the circuit shown in Fig. 1. Reference numerals 33, 34 designate signal lines for reporting a frame-type signal and a container-type signal.
Reference numeral 35 designates a host CPU for totally
15 controlling the entirety of a communication terminal device which is a communication controller and is disposed outside the physical layer LSI. Reference numeral 36 designates external memory. Reference numeral 37 a received data processing circuit which belongs to a
20 physical layer and processes received data. For instance, a received frame processing section. Reference numeral 38 designates a processor for controlling the received data processing circuit; and 39 designates program memory for storing an instruction program to be given to the
25 processor 38.

[0055] By means of such a configuration, the frame-and-container type determination circuit 32

extracts frame synchronization from the received data output from the data bus 29, determines a frame type and a container type, and sends a the frame-type signal 33 and the container-type signal 34 to the host CPU 35. The
5 host CPU 35 instructs the external memory to download a processing program corresponding to the determined type of a frame and to the determined type of a container into the program memory 39 provided in the communication controller. In pursuant to the instruction program, the
10 processor 38 subjects the received data processing circuit 37 to a control operation such as a frame disassembly processing operation. Even when frame assembly processing is performed, the processing is performed in the same manner as in the case of frame
15 disassembly processing through use of a program. What the user must do at this time is to insert a plug of a terminal device into a receptacle of a communication line. [0056] Therefore, the terminal device automatically determines the frame type and container type of data
20 flowing through a line. The terminal device sends a report to the host CPU such that the host CPU downloads a data processing program corresponding to the determined frame and container types. Thus, initialization of a physical layer, which must have hitherto been performed
25 by the user thus far, can be automated. As a result, an operation required when the user starts communication is significantly reduced. Even an ordinary user who has

little knowledge about this field, the user can start communication very easily.

[0057]

[Advantage of the Invention] As mentioned above,

5 according to the invention, a communication controller is provided with a frame-type determination circuit for determining a frame type and a container-type circuit for determining a container type. Hence, a necessity of an operation for determining a frame type and a
10 container type becomes obviated. Further, there is obviated a necessity for determining a frame type and a container type before communication and reporting the types to a receiving side. Thus, determination of a frame type and a container type can be automated. Further,
15 it becomes very easy for the sending and receiving sides to start communication, thus facilitating transmission and receiving operations.

[0058] According to the invention, a frame processing frame corresponding the thus-determined frame type and
20 container type is loaded. Initialization required for frame processing, such as disassembly and assembly of a frame of received data, can be automated.

[0059] Further, according to the invention, when a coincidence exists between configurations of consecutive
25 information for determining the types of containers, the information is determined to be correct. Even when information to be used for determining a container type

has been subjected to exceptional processing, a container type can be determined accurately.

[Brief Description of the Drawings]

Fig 1 is a view showing the configuration of a communication controller according to an embodiment of the invention;

Fig. 2(A) is a view showing the configuration of an SOH of an STM-0 frame;

Fig. 2(B) is a view showing the configuration of an SOH of an STM-1 frame;

Figs. 3(A) through 3(E) are views showing the configuration of preceding six bytes of an AU pointer of the STM-1;

Fig. 4 is a view showing the configuration of a frame-type determination circuit shown in Fig. 1;

Fig. 5 is a view showing a flowchart of a frame-type determination circuit shown in Fig. 4;

Fig. 6 is a view showing the configuration of the container-type determination circuit shown in Fig. 1;

Fig. 7 is a view showing the configuration of a communication control system according to another embodiment of the invention;

Fig. 8 is a view showing the configuration of an STM-1 frame;

Fig. 9 is a view showing a method of multiplexing an SDH interface of an TTC standard;

Fig. 10 is a view showing the configuration of an

STM-0 frame; and

Fig. 11 is a view showing the configuration of a communication controller according to an embodiment of the invention having report means.

- 5 [Descriptions of the Reference Numerals]
- 1, 2 DATA BUS
- 3 FRAME-TYPE DETERMINATION CIRCUIT
- 4 CONTAINER-TYPE DETERMINATION CIRCUIT
- 8 A1, A2 BYTE DETECTION CIRCUIT
- 10 9 DETERMINATION CIRCUIT
- 10 A1 BYTE COUNTER
- 11 A2 BYTE COUNTER
- 12, 21 COMPARISON CIRCUIT
- 15 REAR PROTECTION COUNTER
- 15 17, 20a, 20b SHIFT REGISTER
- 18 DECODER
- 19 SELECTION CIRCUIT
- 24 GATE CIRCUIT
- 28 COMMUNICATION CONTROLLER
- 20 32 FRAME-TYPE, CONTAINER-TYPE CIRCUIT
- 35 HOST CPU
- 36 EXTERNAL MEMORY
- 37 DATA PROCESSING CIRCUIT
- 38 PROCESSOR
- 25 39 PROGRAM MEMORY

FIG. 1

3 FRAME-TYPE DETERMINATION CIRCUIT

4 CONTAINER-TYPE DETERMINATION CIRCUIT

5 FRAME-TYPE SIGNAL

5 6 FRAME SYNCHRONIZATION SIGNAL

7 CONTAINER-TYPE SIGNAL

FIG. 2(A)

AU POINTER

10 SOH OF STM-0

FIG. 2(B)

AU POINTER

SOH OF STEM-1

15

FIG. 4

10 A1 BYTE COUNTER

8 A1-A2 BYTE DETECTION CIRCUIT

11 A2 BYTE COUNTER

20 9 DETERMINATION CIRCUIT

12 COMPARISON CIRCUIT

15 REAR PROTECTION COUNTER

FRAME SYNCHRONIZATION SIGNAL

FRAME-TYPE SIGNAL

25

FIG. 5

S1 IS BIT STRING A1 BYTE?

S2 INCREMENT A1 COUNTER
 S3 IS BIT STRING A1 BYTE, A2 BYTE, OR OTHER BYTE?
 S4 INCREMENT A2 COUNTER
 S5 IS A VALUE OF A1 COUNTER EQUAL TO THAT OF A2 COUNTER?
 5 S6 A2 OR OTHER?
 S7 COUNT THE VALUE OF A1 COUNTER
 S8 SEND FRAME-TYPE SIGNAL
 S9 SEND SYNCHRONIZATION PATTERN DETECTION SIGNAL

10 FIG. 6
 S17 SHIFT REGISTER
 S18 DECODER
 S19 SELECTION CIRCUIT
 20a, 20b SHIFT REGISTER

15 21 COMPARISON CIRCUIT
 25 CONTROL CIRCUIT
 26 FRAME-TYPE SIGNAL
 27 FRAME SYNCHRONIZATION SIGNAL

20 FIG. 7
 32 FRAME-AND-CONTAINER TYPE DETERMINATION CIRCUIT
 37 RECEIVED DATA PROCESSING CIRCUIT
 38 PROCESSOR
 39 PROGRAM MEMORY

25 35 HOST CPU
 36 EXTERNAL MEMORY

FIG. 8

STM-1 FRAME

VC-4 CONTAINER X 1

VC-3 CONTAINER x 3

5

FIG. 9

FRAME, CONTAINER

FIG. 10

10 STM-0 FRAME

VC-3 CONTAINER

FIG. 11

COMMUNICATION CONTROLLER

15 111 FRAME-AND-CONTAINER TYPE DETERMINATION CIRCUIT

112 REPORT SECTION

113 EXTERNAL DEVICE

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-293847

(43)公開日 平成8年(1996)11月5日

(51)Int.Cl.⁶

H 0 4 J 3/04
3/00

識別記号

庁内整理番号

F I

H 0 4 J 3/04
3/00

技術表示箇所

A
U

審査請求 未請求 請求項の数17 O L (全 10 頁)

(21)出願番号 特願平8-38235

(22)出願日 平成8年(1996)2月26日

(31)優先権主張番号 特願平7-36937

(32)優先日 平7(1995)2月24日

(33)優先権主張国 日本 (J P)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 桑 原 正 規

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

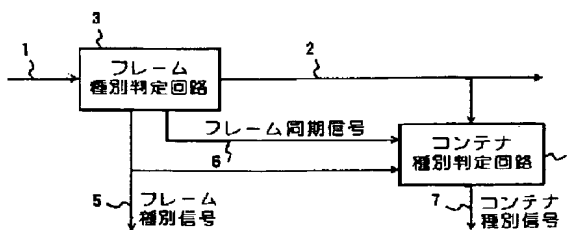
(74)代理人 弁理士 佐藤 一雄 (外3名)

(54)【発明の名称】 通信制御装置、通信制御方法及び通信制御システム

(57)【要約】

【課題】 通信データのフレーム及びコンテナの種別を装置自身が判定することにより、送受信の容易化を達成する通信制御装置を提供する。

【解決手段】 フレーム形式で通信される通信データの中から、通信データを構成している情報の内容に応じてフレームの種別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのフレーム種別を判定し、さらに、フレーム形式で通信される通信データの中から、通信データを構成している情報の内容に応じてコンテナの種別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのコンテナ種別を判定するように構成される。また、通信データのフレーム及びコンテナの種別を装置自身が判定し、フレーム分解、組立等の処理に必要な初期設定を装置自身がを行い、送受信の容易化を達成する通信制御装置を提供することにある。



【特許請求の範囲】

【請求項1】 フレーム形式で伝送される通信データの第1の特定情報を検出する第1の検出手段と、
前記第1の検出手段の検出結果に基づいて前記通信データのフレーム種別を判定する第1の判定手段と、
フレーム形式で伝送される通信データの第2の特定情報を検出する第2の検出手段と、
前記第2の検出手段の検出結果に基づいて前記通信データのコンテナ種別を判定する第2の判定手段とを有する通信制御装置。

【請求項2】 通信データを構成している特定情報に基づいて、該通信データのフレーム種別を判定するフレーム種別判定手段と；通信データを構成している特定情報に基づいて、該通信データのコンテナ種別を判定するコンテナ種別判定手段と；通信データのフレーム種別とコンテナ種別に応じた処理プログラムを格納する記憶手段と；前記各判定手段によって判定されたフレーム種別とコンテナ種別に応じて、前記記憶手段に格納された処理プログラムを選択する制御手段と；前記処理プログラムに基づいて通信データの制御を行う処理手段とを有することを特徴とする通信制御システム。

【請求項3】 前記フレーム種別判定手段は、フレーム形式で伝送される通信データの第1の特定情報を検出する第1の検出手段と、
前記第1の検出手段の検出結果に基づいて前記通信データのフレーム種別を判定する第1の判定手段とを有し、
前記コンテナ種別判定手段は、フレーム形式で伝送される通信データの第2の特定情報を検出する第2の検出手段と、
前記第2の検出手段の検出結果に基づいて前記通信データのコンテナ種別を判定する第2の判定手段とを有することを特徴とする請求項2に記載の通信制御システム。

【請求項4】 前記第1の検出手段は、前記通信データの制御情報から2種類のフレーム同期情報を検出し、
前記第1の判定手段は、前記第1の検出手段によって検出された前記2種類のフレーム同期情報によりフレーム種別を判定し、フレーム種別信号を出力することを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

【請求項5】 前記フレーム形式は、同期デジタル・ハイアラキ（SDH）のフレーム構造を備え、
前記第1の検出手段は：各フレームのセクションオーバーヘッド（SOH）から第1及び第2のフレーム同期情報を検出する検出部を備え；前記第1の判定手段は：前記第1の検出手段によって検出された前記第1及び第2のフレーム同期情報の各検出回数をカウントするカウンタと；前記第1及び第2のフレーム同期情報のカウント値が等しい場合にフレーム同期パターンが検出されたものと判別して、カウント値に対応した同期伝送モジュール（STM）のフレーム種別信号を出力する第1の判定部

と備えたことを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

【請求項6】 前記第1の判定手段は：前記フレーム同期パターンが検出されたとき、該フレーム同期パターンの検出回数をカウントし、該フレーム同期パターンのカウント値が所定回数に達した場合にフレーム同期が確定されたと判定しフレーム同期信号を出力する第2の判定部をさらに備えたことを特徴とする請求項5に記載の通信制御装置又は通信制御システム。

10 【請求項7】 前記第2の検出手段は、前記通信データの制御情報からデータ先頭位置を示す情報を検出し、
前記第2の判定手段は、前記第2の検出手段によって検出された前記データ先頭位置を示す情報の配列構成を判別し、判別された該配列構成に対応したコンテナ種別を出力することを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

20 【請求項8】 前記第2の検出手段は、前記通信データの制御情報からデータ先頭位置を示す指示情報を検出し、
前記第2の判定手段は、前記第1の判定手段により出力されたフレーム種別信号及び前記第2の検出手段によって検出された前記データ先頭位置を示す情報に基づいて、該データ先頭位置を示す情報の配列構成を判別し、判別された該配列構成に対応したコンテナ種別を出力することを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

30 【請求項9】 前記フレーム形式は、SDHのフレーム構造を備え、
前記第2の検出手段は：各フレームのSOHからデータ先頭位置を示すポインタを検出する検出部を備え；前記第2の判定手段は：前記第2の検出手段によって検出された前記ポインタの配列構成を判別し、該配列情報の組み合わせに対応したバーチャルコンテナのコンテナ種別を判定する第3の判定部を備えることを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

40 【請求項10】 前記第2の判定手段は：ある前記フレームについて前記第3の判定部で判定されたコンテナ種別情報を記憶する第1の記憶部と、
次の前記フレームについて前記第3の判定部で判定されたコンテナ種別情報を記憶する第2の記憶部と、
前記第1及び第2の記憶部に記憶されたコンテナ種別情報を比較する比較部と、
比較結果が一致した場合には受信データのフレームのコンテナ種別が正確に判定されたものと判別し、前記コンテナ種別を出力する出力部とをさらに備えたことを特徴とする請求項9に記載の通信制御装置又は通信制御システム。

50 【請求項11】 前記フレーム形式は、SDHのフレーム構造を備え、
前記第1の検出手段は：各フレームのSOH中の未定義

領域からフレーム種別情報を検出する検出部を備え；前記第1の判定手段は：前記第1の検出手段によって検出された前記フレーム種別情報に対応したSTMのフレーム種別信号を出力する判定部と備えたことを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

【請求項12】前記フレーム形式は、SDHのフレーム構造を備え、

前記第2の検出手段は：各フレームのSOH中の未定義領域からコンテナ種別情報検出する検出部を備え；前記第2の判定手段は：前記第2の検出手段によって検出された前記コンテナ種別情報に対応したバーチャルコンテナのコンテナ種別を判定する判定部を備えることを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

【請求項13】フレーム種別及び／又はコンテナ種別を外部に通知する通知手段をさらに備えることを特徴とする請求項1に記載の通信制御装置又は請求項3に記載の通信制御システム。

【請求項14】フレーム形式で伝送される通信データの第1の特定情報を検出する第1の検出ステップと、前記第1の検出ステップの検出結果に基づいて前記通信データのフレーム種別を判定する第1の判定ステップと、フレーム形式で伝送される通信データの第2の特定情報を検出する第2の検出ステップと、前記第2の検出ステップの検出結果に基づいて前記通信データのコンテナ種別を判定する第2の判定ステップとを有する通信制御方法。

【請求項15】前記第1の検出ステップは、前記通信データの制御情報から2種類のフレーム同期情報を検出し、前記第1の判定ステップは、前記第1の検出ステップによって検出された前記2種類のフレーム同期情報によりフレーム種別を判定し、フレーム種別信号を出力することを特徴とする請求項14に記載の通信制御方法。

【請求項16】前記第2の検出ステップは、前記通信データの制御情報からデータ先頭位置を示す情報を検出し、前記第2の判定ステップは、前記第2の検出ステップによって検出された前記データ先頭位置を示す情報の配列構成を判別し、判別された該配列構成に対応したコンテナ種別を出力することを特徴とする請求項14に記載の通信制御方法。

【請求項17】フレーム種別及び／又はコンテナ種別を外部に通知する通知ステップをさらに備えることを特徴とする請求項14に記載の通信制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、通信端末において

同期デジタル・ハイアラキSynchronous Digital Hierarchy (SDH)等のフレーム形式で受信されたデータのフレーム種別及びコンテナ種別を自動判定する通信制御装置に関する。また、フレーム種別及びコンテナ種別のような回線の種別等が判定されない場合に、装置を回線に接続するだけでその回線に応じた初期設定が自動的に行われ、通信可能な状態となる通信制御システムに関する。

【0002】広帯域サービス統合デジタル網Broadband aspects of Integrated Services Digital Network (B-ISDN)等の通信システムにおいては、伝送路上を伝わるデータのビットレート等を規定するインタフェースとしてSDHインタフェースが採用されている。SDHは、既存の低速ビットレートから将来の高速ビットレートまでの各種のビットレートの通信サービスを多重化するために、国際電気通信連合—電気通信標準化部門International Telecommunication Union - Telecommunication Standardization Sector (ITU-T) (旧CCITT)が規格化した世界標準のインタフェースである。日本では電信電話技術委員会Telecommunication Technology Committee (TTC)が独自に、ITU-T規格にはないビットレートのステージを加えて、国内の標準インタフェースとして規定している。

【0003】SDHインタフェースにおいて、伝送されるデータのビットレートはフレームの種別に応じて規定されている。図8にITU-T規格のSDHで基本速度となる155.52Mbpsのビットレートを持つSTM-1のフレームの構成と、既存の低速ビットレートからの多重化の方法を示す。

【0004】図8において、1フレームは1バイトを単位として縦9行、横270列から成り、データは行の中を左から右に送られる。セクション・オーバーヘッドSection Overhead (SOH)には、通信の保守、管理のための情報が入っている。その右側が、非同期転送モードAsynchronous Transfer Mode (ATM)セル等の実際のデータが収納される部分で、バーチャル・コンテナ (VC)に納められている。VCは既存の低速データ等を収納する箱のようなものであり、規格化されたビットレートを有する (VC-3: 48.960Mbps、VC-4: 150.336Mbps)。VCの1列目には、バスオーバーヘッドPath Overhead (POH)と呼ばれるコンテナを管理するための情報が付加されている。

【0005】同期トランスポート・モジュール—1 Synchronous Transport Module-1 (STM-1)フレームの場合には、VC-4コンテナを1つ又はVC-3コンテナを3つバイトインターリーブ方式で多重化してフレームを構成する。このとき、VC-3を3つ合わせたバイト数よりも、STM-1のペイロード部のバイト数のほうが多いため、VC-3を3つ多重化する場合には、STM-1のペイロードのすき間にスタッフバイトと呼

5

ばれる詰め物をしておく。

【0006】図9にTTC標準のSDHの多重化の流れを示す。

【0007】図9において、TTC標準のSDHにおいても、STM-1がビットレートの基本となるフレームである。これより高次のフレームは、STM-1をN個多重化して作られ、STM-Nと呼ばれる。このビットレートは155.52×NMbps (Nは整数) である。

【0008】前述したように日本のTTC標準では、STM-1を多重化して得られるビットレートの系統とは別に低速用のフレームがさらに1つ設けられている。これは、図9に示すようにVC-3を1つだけ多重化したもので、STM-0と呼ばれるビットレート51.84Mbpsのフレームである。このフレームは、図10に示すようにSTM-1の1/3の大きさとなる。

【0009】このように構成された通信データは、伝送路上をフレーム形式で送信されて通信端末に受信されることになる。通信端末の回線に隣接した部分は、プロトコルの階層構造で言えば最下層の物理層と呼ばれる部分に相当する。物理層では、受信したフレームの中からSOH、POH及びスタンプバイトを取り外し、純粋にデータの部分(例、ATM通信においては、ATMセル)だけを抽出してより上位の層に送り出す。これらの処理(フレーム分解処理)は受信フレームの種別(STM-0、STM-1、……)及びコンテナの種別(VC-3、VC-4)に応じて異なる。例えば、STM-0では、図10に示すように、3個のSOHバイトに続いてスタンプバイトを含む87個のペイロードバイトが送られてくる。また、STM-1では、図8に示すように、9個のSOHバイトに続いて261個のペイロードバイトが送られる。

【0010】このような違いが生じるため、フレーム分解処理の仕方も受信フレーム及びコンテナの種別に応じて変更しなければならない。そのためには、フレーム分解処理用のハードウェアを制御する物理層内部のプロセッサに与える命令プログラムを、受信フレーム及びコンテナの種別に応じて変更する必要がある。このため、通信端末を回線と接続して通信を始めようとする際には、ユーザはフレーム分解処理、又は送信系においてはフレーム組立処理のためのプログラムを、物理層LSI外部のホストCPUによって外部メモリから物理層内部のプログラムメモリにダウンロードしなければならない。しかしながら、そのためには先に述べた理由からユーザは通信回線上のデータのフレーム種別及びコンテナ種別を予め認識していなければならない。

【0011】また、従来、特公平7-14156号公報には、同一多重伝送系で複数種別の信号(バーチャルコンテナ)を互換性をもたせながら扱うことができる同期多重伝送方式が記載されている。すなわち、ポインタの

6

もつパターンを識別することにより伝送フレーム内のバーチャルコンテナを判別し、受信信号内のサービスを識別させることができ、これにより、そのサービスに対応した分離を可能としたものである。さらに、1フレーム前のAUポインタ情報を記憶させ、その情報と現在受信したアドミニストラティブ・ユニットAdministrative Unitポインタ(AUポインタ)パターンを比較するというポインタ処理を付加すると同時に、信頼性の高いポインタ翻訳機能を付加することによって、同一方式で二種類以上のサービスを互換性を保ちながら実現するものである。

【0012】

【発明が解決しようとする課題】このように、上記形式の通信データを取り扱う通信制御装置では、通信端末のユーザが回線上のデータのフレーム種別を予め認識していることが前提となっている。ところが、フレーム種別及びコンテナ種別の両方が可変となり、データ伝送される場合、または、これら種別が予め認識されていない場合などにおいては、通信端末のユーザが回線上のデータのフレーム種別及びコンテナ種別の両方を予め認識していなければ、物理層LSIのフレーム分解・組立処理に必要な初期設定(プログラムのダウンロード)を行うことができず、通信ができないという不具合を招いていた。

【0013】また、この初期設定自体もユーザ自身が行う必要があるため、手間がかかる。この問題は、コンピュータ等に関する知識の少ない一般ユーザにも手軽に使える通信機器の開発の障害となっていた。

【0014】本発明は、上記に鑑みてなされたものであり、その目的とするところは、通信データのフレーム及びコンテナの種別を装置自身が判定することにより、送受信の容易化を達成する通信制御装置を提供することにある。また、通信データのフレーム及びコンテナの種別を装置自身が判定し、フレーム分解・組立等の処理に必要な初期設定を装置自身が行い、送受信の容易化を達成する通信制御システムを提供することにある。

【0015】

【課題を解決するための手段】上記目的を達成するために、本願発明の通信制御装置及び方法においては、フレーム形式で通信される通信データの中から、通信データを構成する情報の内容に応じてフレームの種別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのフレーム種別を判定し、フレーム形式で通信される通信データの中から、通信データを構成する情報の内容に応じてコンテナの種別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのコンテナ種別を判定するようにしている。

【0016】また、本願発明の通信制御システムにおいては、フレーム形式で通信される通信データの中から、通信データを構成する情報の内容に応じてフレームの種

別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのフレーム種別を判定し、フレーム形式で通信される通信データの中から、通信データを構成する情報の内容に応じてコンテナの種別を判定する判定情報を検出し、検出された判定情報に基づいて通信データのコンテナ種別を判定し、判定されたフレーム種別及びコンテナ種別に対応した通信データのフレーム処理用プログラムを選択し、選択したプログラムにしたがって通信データのフレーム処理を実行するようにしている。

【0017】

【発明の実施の形態】以下、図面を用いてこの発明の実施例を説明する。

【0018】図1は本願発明の一つの実施の形態に係わる通信制御装置の構成を示す図である。

【0019】まずはじめに、この実施例の構成を説明する前に、通信データのフレーム種別及びコンテナ種別を判定する原理について説明する。

【0020】図2(A)にSTM-0フレームのSOHの内容を、また、図2(B)にSTM-1フレームのSOHの内容を示す。

【0021】図2(B)において、*印が付与されたバイトはスクランブルされないバイトであり、×印が付与されたバイトは国内使用のために予約された未定義バイトであり、空白のバイトは将来の国際標準化のために予約された未定義バイトである。

【0022】図2(A)及び図2(B)において、SOHの中の特定のバイトを利用することにより、フレーム種別及びコンテナ種別を判定するようにしている。A1、A2バイトはフレーム同期のための固定バイトであり、各々F6H、28Hの値を有する。その個数は、STM-0ではA1、A2バイトが各々1個ずつ、STM-1では各々3個ずつとなる。従ってA1、A2バイトの個数を調べることによって、フレームの種別を判定することができる。フレームの種別が判定されれば、そのフレーム長に応じた後方保護同期を取ることによって、フレーム種別の判定をより正確なものにすることができる。

【0023】次に、コンテナ種別の判定方法について説明する。

【0024】まず、STM-0の場合には収納されるコンテナがVC-3に限られるので、種別がSTM-0と判定されれば、コンテナの種別が一義的に決まる。次に、STM-1の場合には、AUポインタと記載されたバイトに注目する。AUポインタはフレーム内に多重化されたコンテナの先頭位置を指し示すものである。コンテナの種別を判定するためには、STM-1の場合は、AUポインタの中の前6バイトが必要となる。ここでは、STM-1の場合を例にとって説明するが、これをSTM-Nの場合に拡張することは容易である。

【0025】図3(A)～図3(E)に、STM-1のAUポインタの前6バイト構成を示す。図中で、H1=(1001SSXX)又は(0110SSXX)、Y=(1001SS11)、H2=(XXXXXXX)、1*=(11111111)を表す。ここで、SS=10、Xはコンテナの先頭位置を指し示すための非固定ビットである。また、Iは、本発明で定義するバイトであり、例えば(10000000)等である。

【0026】図3(A)に示す構成は、VC-4を1つ多重化する場合のAUポインタである。この場合はH1、H2バイトも一対あればよいので、残りの部分にはYバイトと1*バイトを入れる。

【0027】図3(B)は、3つのVC-3を多重化する場合のAUポインタの構成を示している。この構成では、左から1(2、3)番目のH1バイトと左から4(5、6)番目のH2バイトが対になっており、1つ目(2つ目、3つ目)のコンテナの先頭位置を表示する。例えば、左から1番目のH1バイトの末尾の2ビットと、左から4番目のH2バイトの8ビットとを合わせた10ビット(前述したXと記されているビット)で、0から782(10進数)までの数を表し(87×9=783)、この値によって1つ目のコンテナの先頭位置を表示する。2つ目、3つ目のコンテナについても同様にして先頭位置を表示する。

【0028】図3(C)～図3(E)に示す構成は、ITU-T、TTCのいずれの標準規格においても明記されていないが、可能性としては考え得るコンテナの多重化形式に対応したAUポインタである。図3(C)及び図3(D)は、VC-3コンテナを1つだけSTM-1フレームに積み込むような場合である。また、図3(E)は、VC-3コンテナを2つ積み込むような場合である。

【0029】AUポインタの中に現れるH1、H2、Y、1*、Iバイトの組み合わせを見ることによって、コンテナの種別を判定することができる。対になるバイト(例えば、左から1、4番目のバイト)の組み合わせとしては次の3通り：(H1、H2)、(Y、1*)、(Y、I)が規定され、これらは互いに混同される虞れはない。より正確に言えば、Iバイトに関しては、後述する条件に従って混同されないように定義する。従って、これらの対がAUポインタのどの位置にどの組み合わせが現れているかを見れば、どのコンテナがいくつ収納されているかを判定することができる。

【0030】ここで、前述したH1、H2、Y、1*バイトのビット構成からわかるように、H1バイトとYバイト、及びH2バイトと1*バイトはそれぞれ同じ値を取り得るので、(H1、H2)対と(Y、1*)対の区別がつかず、これらのバイトを見ただけでは図3(A)の場合と図3(B)の場合とが区別できないかのようである。しかし、実際にはそのようなことはない。なぜな

ら、Yバイトの末尾2ビットと1*バイトを合わせた値(11111111)は782(10進数)を越えており、(H1、H2)対の値としてはありえないからである。これらのことから、(H1、H2)対と(Y、I)対との区別をつけるためには、Iバイトの定義は次の条件を満たしていなければならないことになる。すなわち、Yバイトの末尾2ビット(11)とIバイトを合わせた10ビットは、782(10進数換算)を越える数でなくてはならない。この条件を満たしている限りIバイトの定義は任意でよい。

【0031】以上がコンテナ種別判定方法の本質的な説明であるが、次に、AUポインタの例外的動作について説明する。

【0032】例外的動作とは、AUポインタのインクリメント処理、デクリメント処理である。物理層のクロックと、物理層とデータの受け渡しを行っている上位層のクロックとの間の微小な位相差が無視できない程度の大きさまで蓄積した場合は、物理層の送信側ではペイロードのバイトを1つSOHの所定の場所に取り込み、以降のデータを全て1バイト前にずらすか、あるいは空白のバイトを1つペイロードに挿入し、以降のデータを全て1バイト後ろにずらすかして、クロックの位相差を調整する。具体的には、前者の場合にはAUポインタの値を1減らし(デクリメント)、後者の場合には1増やす(インクリメント)。そして、それらの処理が行われたことを受信側の物理層に通知するために、デクリメントの場合にはそのフレームにおけるAUポインタのH1バイトの前から8ビット目とH2バイトの2、4、6、8ビット目を反転させて送出し、インクリメントの場合にはH1バイトの前から7ビット目とH2バイトの1、3、5、7ビット目を反転させて送出する。

【0033】このような例外的処理のために反転したビットを持つAUポインタを受け取った場合には、その中のバイトを判読できなかったり、別のバイトと誤って判読してしまう可能性がある。これら为了避免するためには、AUポインタを2フレーム分調べて、それらが同一であればその内容によってコンテナ種別の判定を行うこととし、AUポインタの内容が異なっている場合には、インクリメントまたはデクリメント処理が行われたものとして、連続する2フレームのAUポインタの内容が同一となった後コンテナ種別の判定を行うようにする。

【0034】コンテナ種別判定の要点は、受信データの中からコンテナ種別に関する情報を有しているデータを抽出し、それを解読することによりコンテナ種別を判定するということである。従って、コンテナ種別に関する情報を有しているデータであれば、AUポインタのバイトに限らず何を用いてもよい。例えば、SOHの中の未定義バイトに送信側でコンテナ種別を書き込んで送信することにすれば、それを受信側で読んでコンテナ種別を判定することができる。このことは、フレーム種別の判

定においても全く同様に成り立つ。

【0035】次に、図1に戻って、この実施例の構成を説明する。

【0036】図1において、1、2はそれぞれ受信データを送るためのデータバスである。3はフレーム種別判定回路、4はコンテナ種別判定回路である。受信データは、データバス1からデータバス2に向かって流れる。5はフレーム種別判定回路3において判定されたフレーム種別を外部に通知するための信号線である。6はフレーム種別判定回路3においてフレーム同期が確立したことをコンテナ種別判定回路4に通知するための信号線である。7はコンテナ種別判定回路4において判定されたコンテナ種別を外部に通知するための信号線である。

【0037】図4は図1に示すフレーム種別判定回路3の具体的な構成例を示す図である。図4において、8はデータバス1の受信データからA1バイトまたはA2バイトを検出して、そのいずれであるかを通知するための信号線を有する検出回路である。9はフレーム種別の判定及びそれに係わる制御を行うための判定回路である。10、11はそれぞれA1バイト、A2バイトが検出された回数を数えるためのA1バイトカウンタ及びA2バイトカウンタである。12はA1バイトカウンタの値とA2バイトカウンタの値を比較し、値が一致したことを通知するための信号線を有する比較回路である。13は、フレーム同期パターンが正しいタイミングで検出されたことを通知するための同期パターン検出信号を送出する信号線である。14は判定回路9において判定されたフレーム種別を通知するためのフレーム種別信号線である。15は後方保護カウンタであり、信号線13の通知を受けて、連続して発生したフレーム同期パターンの検出回数を数え上げる。16は後方保護カウンタ15の値が規定の後方保護段数に達したことを通知するフレーム同期信号線である。

【0038】次に、上記構成の動作を図5のフローチャート(アルゴリズム)を参照して説明する。

【0039】まず、データバス1上の受信データの中から、A1、A2バイト検出回路8においてA1バイトに相当するビット列(F6H)の検出が行われる(ステップS1)。A1バイトが検出されれば、その通知を受けて判定回路9はA1バイトの個数をカウントするA1カウンタ10をインクリメントする(ステップS2)。次のバイトが連続してA1バイトであれば、A1カウンタ10のインクリメントを続ける。A1、A2バイト以外の「その他」のバイトが検出されたときは、判定回路9はそれまでに検出したバイトは同期パターンの一部ではなかったと見なし、A1カウンタをリセットして再びアルゴリズムの先頭に戻る。

【0040】一方、A1バイトに続いて、A2バイトが検出されれば(ステップS3)、判定回路9はA2カウンタ11をインクリメントする(ステップS4)。そし

て、A1カウンタ10の値とA2カウンタ11の値を比較する比較回路12から比較結果の通知を受ける。比較結果において、値が一致していなければ(A1カウンタ値≠A2カウンタ値)(ステップS5)、次のバイトがA2バイトかどうかを調べて(ステップS6)、A2バイトであればA2カウンタ11をインクリメントし(ステップS4)、再び比較結果を調べる(ステップS5)。

【0041】このような動作を繰り返し、2つのカウンタ値が一致すれば(A1カウンタ値=A2カウンタ値)、フレーム同期パターンが検出されたと判断する。一方、A1バイトの個数とA2バイトの個数が等しくなる前に、A2バイト以外のバイトが検出されれば、それまでに検出したA1、A2バイトは同期パターンの一部ではなかったと見なして、アルゴリズムの先頭に戻る。

【0042】フレーム同期パターンが検出された場合には、判定回路9においてA1カウンタ値を数え上げ(ステップS7)、A1カウンタ値が1であればフレーム種別がSTM-0フレーム、一方、A1カウンタ値が0であればフレーム種別がSTM-1フレームであると判断する。そして、A1カウンタ値の個数に対応したフレーム種別信号を信号線14から出力する(ステップS8)。また同時に、同期パターン検出信号を信号線13を介して後方保護カウンタ15に送る(ステップS9)。後方保護カウンタ15では、同期パターン検出信号が連続して規定回数(後方保護段数)だけ送出されれば、フレーム同期が確定したと見なして、フレーム同期信号線16にハイレベルのフレーム同期信号を出力する。

【0043】図6は図1に示すコンテナ種別判定回路4の構成例を示す図である。

【0044】図6において、17はシフトレジスタであり、AUポインタの中の必要なビットを取り出して記憶する。18はデコーダであり、シフトレジスタ17に記憶されたビットをデコードして、AUポインタを構成しているバイトの種類を判定する。19は選択回路であり、デコーダ18の出力をシフトレジスタ20a又は20bのいずれか一方に出力する。21は比較回路であり、シフトレジスタ20aとシフトレジスタ20bの出力を比較して、一致していれば信号線22にハイレベルの一致信号を出力する。23はゲート回路であり、信号線22がハイレベルのときシフトレジスタ20bの出力をコンテナ種別を通知する信号線24に出力する。25は制御回路であり、フレーム種別判定回路3からフレーム種別信号及びフレーム同期信号を受け、デコーダ18からデコード結果を受け、比較回路21から比較結果を受け、シフトレジスタ17、選択回路19、シフトレジスタ20a、20b及び比較回路21の動作を制御する。

【0045】このような構成において、フレーム種別判

定回路3から信号線27を介してフレーム同期が確立したことを示すフレーム同期信号が通知されると、制御回路25が動作を開始し、信号線26を介して通知されたフレーム種別に応じた制御を行う。

【0046】まず、シフトレジスタ17は、データバス2からAUポインタのうちの必要なビットを取り出して記憶する。コンテナ種別判定の原理で説明したように、記憶すべきビットとはAUポインタの前3バイトについては各々のバイトの末尾2ビットであり、続く3バイトについては各々のバイトの全ビットである。従ってシフトレジスタ17には合計30ビット(10ビット×3組)が蓄えられる。

【0047】デコーダ18は、コンテナ種別判定の原理で述べた方法に従い、シフトレジスタ17の内容からAUポインタの構成がH1、H2、Y、1*、Iバイトを用いてどのように構成されているかを判読し、一応のコンテナ種別を出力する。ここで、このAUポインタにおいてインクリメント、デクリメント処理が行われていれば、ビット判定によってAUポインタの構成にH1、H2、Y、1*、Iバイトのいずれも判読できない可能性がある。このような場合には、デコーダ18は判読できなかったことを制御回路25に通知し、制御回路25では次のフレームから再度判読作業をやり直す。

【0048】一方、判読できた場合でも、ビット反転による誤判読の可能性が残っているので、デコーダ18から出力された一応のコンテナ種別が正しく判定されたかどうかの確認を行う。そのために、選択回路19は、まずそのフレームにおけるデコーダ18の出力をシフトレジスタ20aに出力し、次のフレームにおけるデコーダ18の出力をもう一方のシフトレジスタ20bに対して出力する。

【0049】比較回路21は、シフトレジスタ20aの内容とシフトレジスタ20bの内容とを比較し、それらが一致していればインクリメント、デクリメント処理は行われていないと判断してよいので、正しくコンテナ種別が判定されたものと見なし、信号線22にハイレベルの一致信号を出力する。それによって、ゲート回路23が開き、シフトレジスタ20bに格納されたコンテナ種別を信号線24を介して出力する。

【0050】つぎに、図11に、通知手段を備えた通信制御装置を示す。111は、フレーム・コンテナ種別判定回路であり、図1に示す回路に相当する。112は、通知手段であり、フレーム・コンテナ種別判定回路111の出力であるフレーム種別及びコンテナ種別を入力し、外部に伝送するインタフェースである。通知手段112は、信号形式変換、並列直列変換等の変換回路を備えても良いし、プラグ、コネクタ等で構成されていても良い。113は、外部装置であり、CPU等を含むコンピュータで構成される等により、出力されたフレーム種別及び/又はコンテナ種別を有効利用することができ

る。外部装置113としては、LED、液晶パネル、CRT等の可視装置又は可聴表示装置を備えることができる。さらに、外部装置113としては、プリンタ等の出力装置、フロッピーディスクドライブ、ハードディスクドライブ等の記憶装置を備えるなど、適宜所望の装置を接続することができる。

【0051】図7は本発明の他の実施の形態に係わる通信制御システムの構成を示す図である。

【0052】図7に示す実施の形態は、上述したフレーム、コンテナ種別判定回路を備えた通信制御装置を用いて、通信端末機器の立ち上げ時に必要となる物理層の初期設定を自動化した通信制御システムの一実施例である。

【0053】28は、通信装置であり、LSI化して一体構成とすることができる。LSI化する構成部分としては、図7に示される以外にも適宜所望の構成部分を選択して一体化することができる。

【0054】通信制御装置28において、29、30、31は受信データバスである。32はフレーム、コンテナ種別判定回路であり、図1に示す回路に相当する。33、34は、それぞれフレーム種別信号、コンテナ種別信号を通知するための信号線である。35は通信制御装置となる物理層LSIの外部にある通信端末機器の全体を総括制御するホストCPUであり、36は外部メモリである。37は物理層における受信データを処理するための受信データ処理回路であり、例えば受信フレーム処理部などがこれに相当する。38は受信データ処理回路37を制御するためのプロセッサであり、39はプロセッサ38に与える命令プログラムを記憶しておくためのプログラムメモリである。

【0055】このような構成において、フレーム、コンテナ種別判定回路32は、データバス29からの受信データからフレーム同期を取り、フレーム種別及びコンテナ種別を判定して、フレーム種別信号33及びコンテナ種別信号34をホストCPU35に通知する。ホストCPU35は外部メモリ36に命令して、判定されたフレーム種別、コンテナ種別に対応した処理プログラムを通信制御装置内部のプログラムメモリ39にダウンロードさせる。プロセッサ38はこの命令プログラムにしたがってフレーム分解処理等の制御を受信データ処理回路37に対して行う。なお、フレーム組み立て処理を行う場合でも、フレーム組み立て処理用のプログラムを用いてフレーム分解処理と同様にして行われる。この時に、ユーザが行う必要のあるのは、端末機器のプラグを通信回線のソケットに差し込むことだけである。

【0056】したがって、回線を流れるデータのフレーム種別、コンテナ種別を端末機器自身が自動判定して、判定された種別に応じたデータ処理プログラムのダウンロードを行うようホストCPUに通知することにより、これまではユーザが行わなければならなかった物理層の

初期設定を自動化することが可能となる。これにより、ユーザが通信を開始する際に必要となる操作が大幅に削減され、当分野の知識が少ない一般ユーザであっても通信を極めて容易に開始することが可能となる。

【0057】

【発明の効果】このように、本発明では、装置にフレームの種別を判定するフレーム種別判定回路と、コンテナの種別を判定するコンテナ種別判定回路を備えたので、装置自身でフレーム種別ならびにコンテナ種別を判定することができる。したがって、ユーザがフレーム種別ならびにコンテナ種別を判定のための操作が不要となり、またフレーム種別ならびにコンテナ種別を通信前に予め取り決めて受信側に通知する必要もなくなり、通信データのフレーム及びコンテナの種別の判定を自動化することが可能となる。さらに、送信側及び受信側において通信を極めて容易に開始することができるようになり、送受信の容易化を達成することができる。

【0058】また、本願発明によれば、判定されたフレーム種別及びコンテナ種別に対応したフレーム処理用のプログラムを読み出し、読み出されたプログラムにしたがって、受信データのフレーム分解、組み立て等のフレーム処理に必要な初期設定を自動化することが可能となる。

【0059】さらに、本願発明によれば、連続したフレームのコンテナ種別を判定する情報の構成が一致した場合に、その情報が正しい情報と判断するようにしたので、コンテナ種別を判定する情報に例外的処理がなされている場合であってもコンテナ種別を正確に判定することができる。

【図面の簡単な説明】

【図1】本願発明の一つの実施の形態に係わる通信制御装置の構成を示す図である。

【図2】図2(A)はSTM-0フレームのSOHの構成を示す図、また、図2(B)はSTM-1フレームのSOHの構成を示す図である。

【図3】図3(A)～(E)は、STM-1のAUポインタの前6バイトの構成を示す図である。

【図4】図1に示すフレーム種別判定回路の構成を示す図である。

【図5】図4に示すフレーム種別判定回路のフローチャートを示す図である。

【図6】図1に示すコンテナ種別判定回路の構成を示す図である。

【図7】本願発明の他の実施の形態に係わる通信制御システムの構成を示す図である。

【図8】STM-1のフレームの構成を示す図である。

【図9】TTC標準におけるSDHインターフェースの多重化方法を示す図である。

【図10】STM-0のフレームの構成を示す図である。

15

16

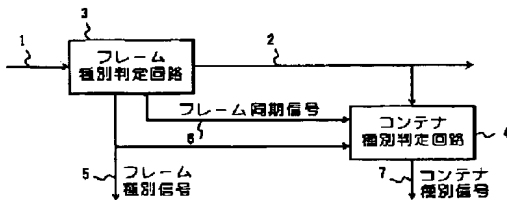
【図11】 通知手段を備えた、本願発明の一つの実施の形態に係わる通信制御装置の構成を示す図である。

【符号の説明】

- 1, 2 データバス
3 フレーム種別判定回路
4 コンテナ種別判定回路
8 A1, A2バイト検出回路
9 判定回路
10 A1バイトカウンタ
11 A2バイトカウンタ
12, 21 比較回路
15 後方保護カウンタ

- 17, 20a, 20b シフトレジスタ
18 デコーダ
19 選択回路
24 ゲート回路
28 通信制御装置
32 フレーム、コンテナ種別判定回路
35 ホストCPU
36 外部メモリ
37 受信データ処理回路
10 38 プロセッサ
39 プログラムメモリ

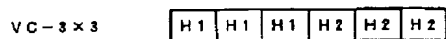
【図1】



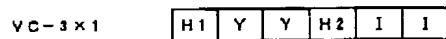
【図3】



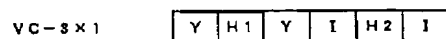
(A)



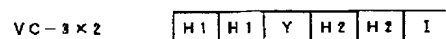
(B)



(C)



(D)



(E)

【図2】

A1	A2	C1
B1	E1	F1
D1	D2	D3
AUポインタ		
B2	K1	K2
D4	D5	D6
D7	D8	D9
D10	D11	D12
Z1	Z2	E2

STM-0のSOH

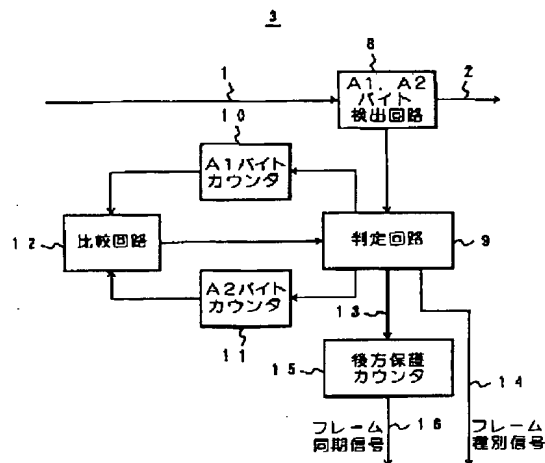
(A)

A1	A1	A2	A2	A2	C1		
B1			E1		F1		
D1			D2		D3		
AUポインタ							
B2	B2	B2	K1		K2		
D4			D5		D6		
D7			D8		D9		
D10			D11		D12		
Z1	Z1	Z1	Z2	Z2	Z2	E2	

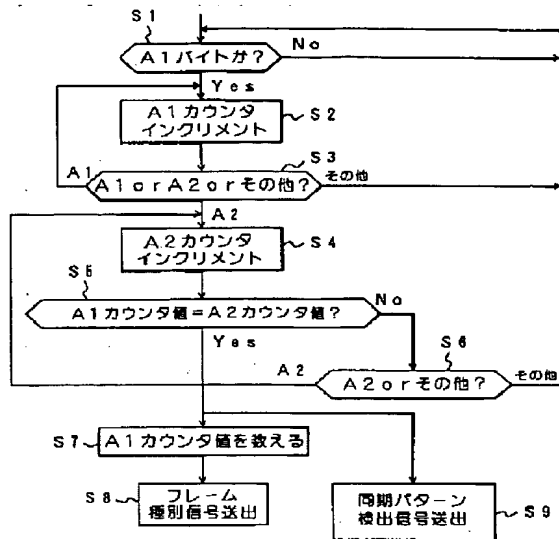
STM-1のSOH

(B)

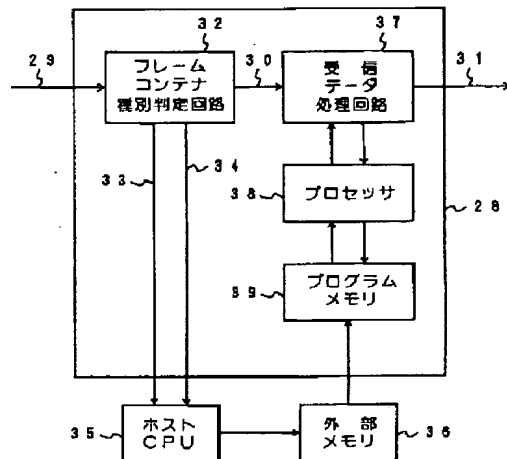
【図4】



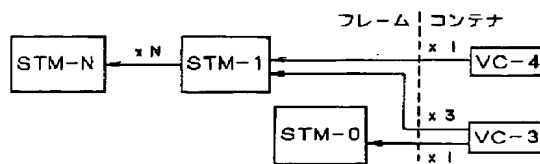
【図5】



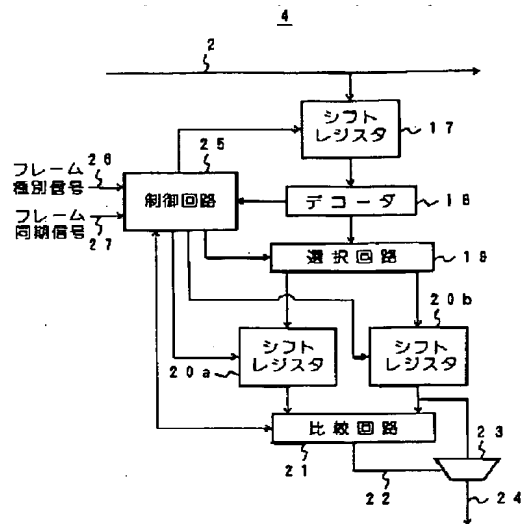
【図7】



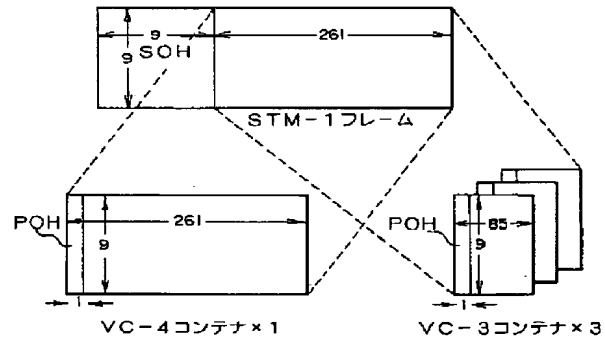
【図9】



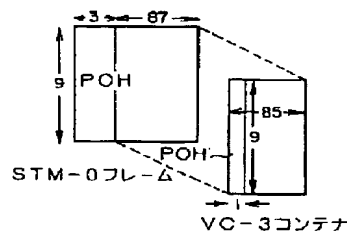
【図6】



【図8】



【図10】



【図11】

